Case study

# 最先端のプロセスルールを適用した半導体試作の設計データ作成に挑む

## 複数のCADツールを高速で動かせるパフォーマンスと、密結合シングルOS、大規模共有メモリーで管理性に優れたHP ProLiant DL980 G7が唯一の選択肢

**業界**
研究機関

**目的**
最先端の28nmプロセスルールを適用した設計データを、複数グループで作成できる共通研究インフラの構築

**アプローチ**
- 最先端プロセスルールでの設計データ作成をこなせる高パフォーマンスが不可欠
- 複雑な管理作業なしに、多様なユーザーニーズにも対応できるマルチコアで大規模共有メモリーを実現できるサーバーが唯一解
- 高性能なインテル® Xeon® プロセッサー E7ファミリーを8基（80コア）搭載できるHP ProLiant DL980 G7を採用

**ITの効果**
- 全国9グループがリモートアクセスで設計データの作成を行っても、十分なパフォーマンスを発揮
- クラスタ構成では極めて煩雑になる運用管理の負担を回避

**ビジネスの効果**
- 少人数でも効率的に作業を進められる設計環境の提供が可能に
- 斬新な研究アイディアを最先端プロセスルールで検証できる道が拓ける
- プロジェクトの目標である試作のための設計データ作成の期間短縮に期待

CAD/CAM/CAE

**センターサーバーの運用管理は我々が研究と並行して担わなくてはならず、研究チームからの多様なニーズに対応することは不可能でした。また、使用するCADツールはクラスタ構成をサポートしていないため、マルチコアで大規模共有メモリーを実現できるサーバーでマルチプロセッシング・プログラムを稼働させるのが唯一の解。CADツールはLinux対応しており、汎用サーバーを使うことは可能ですが、いざ調べてみるとコストの面も含めて、条件に合致したのはHP ProLiant DL980 G7だけでした。**

池田 誠氏　東京大学 大学院工学系研究科　電気系工学専攻 教授、［大規模集積システム設計教育研究センター（VDEC）］

国際的に活躍できる半導体の研究者やエンジニアを育成するため、最先端のプロセスルールに適応した設計環境の提供や、研究成果を検証するためのプロトタイプ試作の支援などを全国の大学などに対して行っている共同利用施設、大規模集積システム設計教育研究センター（VDEC）。国内集積回路設計研究の最重要拠点の一つである同センターでは、2013年春から、最先端である28nmプロセスルールを適用した半導体の設計試作をスタートさせた。9チームの研究室が参加するこのプロジェクトの研究用ITインフラ上では、複数のCADツールを使って設計を行い、数千ステップにも上る膨大な検証作業を効率的に実施することになっていた。多様な利用ニーズを満たす柔軟性、管理の容易さ、そしてコストパフォーマンスの良さ、といった観点からセンターサーバーとして唯一の選択肢となったのがHP ProLiant DL980 G7だった。

東京大学 大学院工学系研究科
電気系工学専攻 教授
［大規模集積システム設計教育研究センター（VDEC）］
池田 誠 氏

## 日本の集積回路設計研究をリードし研究の共通基盤も提供するVDEC

身の回りにある携帯電話やテレビ、パソコンはもとより、製造装置や計測機器、医療機器をはじめとする業務用・産業用機器を含めあらゆる電子機器に組み込まれている半導体。近年では自動車でも電子化が進み、車載用半導体のようにこれまでは想像もしなかった領域にまで利用の場は広がっている。現代の人々の暮らしにとっても、あらゆる産業界のビジネスにとっても、半導体はまさに絶対不可欠の存在だ。

半導体技術の革新は世界的な規模で目まぐるしく進展しており、製造のためのプロセスルールも年ごとに微細化。日本としてもその最先端を拓く人材の育成や研究活動を積極的に、そして継続的に進めていく必要がある。しかし、半導体回路は大規模化、複雑化しているため、研究のために設計や試作を行おうとすると莫大なコストが大きな障害になる。こうした課題を解消しようと、1996年、全国の大学などが共同で利用できる施設として東京大学内に設置されたのが、大規模集積システム設計教育研究センター（VDEC）である。

同センターは、集積回路設計研究に欠かせない設計環境や検査・測定環境などを自ら所有し、全国の大学と工業高等専門学校の研究者や学生に開放。そのためにサブセンターと呼ばれる活動拠点を全国9ヶ所に設置している。また、産業界とも連携しながら、研究で必要な集積回路設計を試作する際に研究室と製造メーカーとの橋渡しもしている。さらに、独自に研究会やセミナーなども開催するなど、まさに学術分野における日本の集積回路設計研究の最重要拠点の一つとなっている。

2013年春、同センターで最先端のプロセスルールである28nmを使った研究プロジェクトが動き出した。このプロジェクトの研究用ITインフラとして、高性能なインテル® Xeon® プロセッサー E7ファミリーを4基（40コア）搭載したHP ProLiant DL980 G7が採用された。

## 最先端領域で研究するからこそ実用化で大きな意味がある

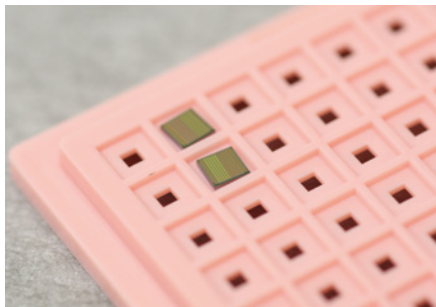
今日、量産製造されている半導体を世界的な視点で眺めると、プロセスルールの最先端は20nm、さらには14nmというレベルにまで達している。微細化が進むことで、一つのチップ上に搭載できるトランジスタなどの数を大幅に増やすことが可能になり、処理能力のさらなる向上が期待できることになる。

しかしその反面、微細化がこのレベルまで進むと、半導体回路を構成する材料の物性、あるいは回路パターンを露光するための技術など様々な面で物理的な限界が視野に入ってくる。その影響は例えば、プロセッサーを駆動するクロック周波数などにも現れている。高速化の伸びはここ10年ほど、ほぼ止まったままである。

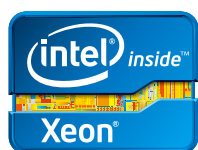
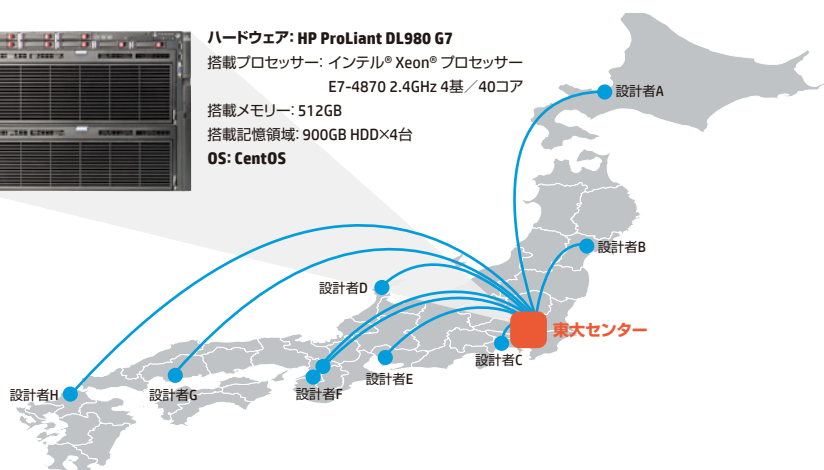
「半導体が抱えている多くの物理的な限界を乗り越えるために、マルチコアなどの新しいアイディアが採用されるようになっています。半導体の性能をさらに進化させていくには、これまでの発想に縛られない斬新なアイディアを、理論ではなく、実際に利用できるレベルで半導体に適用できなくてはなりません。それには、現実に採用されている最先端のプロセスルールに則って、研究を行う必要があります。さらに、新しいアイディアを実用のレベルにするには、やはり最先端のプロセスルールに基づいたプロトタイプ半導体を試作し、検証しないと意味がないのです」と、自らも集積回路設計研究者として世界的に活躍し、VDECの研究用ITインフラの管理責任者を務める東京大学大学院工学系研究科電気系工学専攻の池田 誠教授は力説する。

ちなみに池田教授は、クロック周波数で駆動する同期型といわれる従来の動作原理が直面している、設計のばらつきによる処理性能の低下、発熱や消費電力の増大、といった課題を乗り越えるため、非同期型の動作原理に基づく新たなタイプの半導体の実用化研究に取り組んでいる。基本的な原理は、処理したデータをハンドシェークという方式でバケツリレーのように送っていくことで処理全体を完了させるというものだ。アイディア自体は以前から提唱されていたというが、これを実用レベルで確認するため、最先端のプロセスルールを用いた試作に取り組んでいる。

## 密結合シングルOS、大規模共有メモリーのマシンが唯一解

VDECでは、従来の枠を超えるこうした取り組みを支援するため、全国にいる複数の研究者が作成した設計データを1枚のウェハー上にまとめる"相乗り"方式での半導体試作をサポートしてきた。2013年春、産学連携での研究を支援する半導体業界のコンソーシアム企業である半導体理工学研究センター（STARC）の協力により、研究用途向けに公開されている最先端のプロセスルールである28nmルールを使った試作に取り組むことが可能になった。

××nmのプロセスルールでVDECが試作したLSIチップ

インテル® Xeon® プロセッサー
E7ファミリー

**■各拠点よりHP ProLiant DL980をリモートで活用**

半導体の設計データを作成するには、数多くのCADツールを工程に応じて使用しなくてはならず、設計ミスがないかの検証作業も数千ステップに及ぶ。試作が採択されたのは全国で9グループ。各グループはVDECで用意したセンターサーバーにリモートでアクセスし、こうした一連の作業を行う計画になっていた。

「通常、企業が設計データを作成する際には、少なくても数十人のエンジニアを投入します。しかし、大学の研究室レベルでは多くて数人、時には一人で作成するという場合もあります。それだけに作業の効率を可能な限り高め、膨大な作業をできるだけ短時間で完了させる必要があります。それにはまず高性能なサーバーが不可欠でした」と池田教授は語る。

また、試作に取り組む9グループの研究テーマは多彩なうえ、利用の方法も様々。「プロセッサーの試作を目指すグループもあれば、DSPを試作するグループもあります。また、論理設計や回路シミュレーション、動作検証など設計フェーズごとに使用するCADツールも異なります。あるときは1プロセスで100GBといった大量のメモリーを確保したいというケースもあるし、メモリー量は少なくてもいいのでプロセス数をできるだけ多く確保して複数の処理を同時並行で行いたい、といったように利用ニーズも多岐にわたります」（池田教授）。

当初はブレードサーバーを並べるクラスタ構成でのインフラ構築も検討した、と池田教授。「システム専任のエンジニアを張り付けることができれば、こうした形をとることが可能だったかもしれません。しかし、センターサーバーの運用管理は我々研究者が研究と並行して担わなくてはならず、研究チームからの多様なニーズに利用者の不満を生じさせることなく対応することは不可能でした。また、使用するCADツールはクラスタ構成をサポートしていないこともあって、マルチコアで大規模共有メモリーを実現できるサーバーで、マルチプロセッシング・プログラムを稼働させるのが唯一の解。CADツールのLinux対応は進んでいるので汎用サーバーを使うことはできるのですが、いざ調べてみるとコストの面も含めて、こうした条件に合致したのはHP ProLiant DL980 G7だけでした」（池田教授）。

## 相乗りチップのデータとりまとめでもHP ProLiant DL980 G7に期待

2013年8月末、導入したHP ProLiant DL980 G7へのCADツールのインストール作業などが完了し、全国の研究グループにサービスの提供が始まった。「これまでのところ、パフォーマンスに対する不満などは届いていません」と、池田教授は笑顔を見せる。HP ProLiant DL980 G7は期待どおりの性能を発揮しているようだ。

各研究チームの作成した設計データは、今後、VDECに集められ、総合的な動作検証を行った後、試作を担当してくれる製造メーカーへ引き渡すことになっている。その期限は2013年の11月に迫っている。

「チームにとっては自分たちで設計した分のデータを検証するだけで済みます。もちろんそれでも大変な作業ではあるのですが、今後、VDECでは集まってきた9チーム分の設計データの検証を、各チームが行ったのと同等のレベルで実施しなくてはなりません。処理性能の高いHP ProLiant DL980 G7には、この工程でも多いに活躍してくれることを期待しています。1日でも検証の完了を早めることができれば、試作品を入手する時期をその分早めることにつながりますから」と池田教授。

## 拡大する半導体利用のために 最先端を担う人材育成に今後も注力

「現在の携帯電話がこれほどまで小さくなり、高性能なカメラ機能なども搭載できるようになったのはワンチップに様々な回路を集積する半導体設計技術の進化によるものです。半導体の利用は、これからも増え続けることは確実です。例えば最近注目を集めているテラヘツル波の用途拡大であったり、車載用半導体のさらなる展開であったり、と半導体が担うべき新しい技術フィールドも生まれています。現状、日本国内の半導体メーカーは厳しい状況が続いていますが、将来のこうした可能性を見据え、最先端の設計を担える人材の育成や研究活動に継続的に取り組んでいくことはますます重要になっています」と池田教授は強調する。

HP ProLiant DL980 G7で今回作成された設計データが実際に試作品として形になるのは2014年の3月。そして、様々な新しい試みが研究成果として発表されるのは同年の夏ごろになると見られている。

「今回のプロジェクトでは、数十人の研究者と学生が設計データの作成に参加しています。それぞれに多様な使い方をしているため、HP ProLiant DL980 G7の使い勝手や性能などについて多くの感想が得られるはず。最先端のプロセスルールでの設計で使い込んだHP ProLiant DL980 G7の評価を、HPへも積極的にフィードバックしていきたいと考えています」と、池田教授は締めくくった。

## ソリューション概略

**導入ハードウェア**
HP ProLiant DL980 G7

安全に関するご注意　ご使用の際は、商品に添付の取扱説明書をよくお読みの上、正しくお使いください。水、湿気、油煙等の多い場所に設置しないでください。火災、故障、感電などの原因となることがあります。

お問い合わせはカスタマー・インフォメーションセンターへ
03-5749-8328 月〜金 9:00〜19:00　土 10:00〜17:00（日、祝祭日、年末年始および5/1を除く）
機器のお見積もりについては、代理店、または弊社営業にご相談ください。
HP ProLiantに関する情報は http://www.hp.com/jp/proliant

本カタログは、環境に配慮した用紙と植物性大豆油インキを使用しています。

日本ヒューレット・パッカード株式会社
〒136-8711 東京都江東区大島2-2-1